

Indirizzo Informatica e Telecomunicazioni

Sistemi e Reti

SEDE ASSOCIATA DI SERRAMANNA

Programma- A.S. 2015-2016

Classe III A Informatica e Telecomunicazioni Prof. Vacca Gianni – ITP Prof. Granella Davide

MODULO 1: *Struttura dell'Elaboratore*

U.D. 1 - Introduzione ai Sistemi a microprocessore

- Il modello di Von Neumann; Struttura di un elaboratore: primo approccio; La memoria: cache, memoria centrale, memoria secondaria; Bus: dati, indirizzi, controllo, evoluzione dei bus; Dispositivi di I/O

U.D. 2 - Microprocessore a 4 bit

- Struttura interna del microprocessore didattico; Memoria: organizzazione interna della memoria; Schema a blocchi Unità Logico Aritmetica: circuito logico, circuito aritmetico; Schema a blocchi unità di controllo: Registri, blocco Temporizzazione, blocco Decodifica istruzioni, blocco Status Logic, blocco Logica di Controllo; Scomposizione di un'istruzione macchina in microistruzioni; Semplici programmi in assembly per il microprocessore didattico;

UD. 3 – Il Microprocessore INTEL 8086

- Caratteristiche generali; Registri interni, Organizzazione della memoria, Modi di indirizzamento, Set di istruzioni: aritmetiche, di trasferimento, logiche, di traslazione, di salto, di controllo; Semplici programmi in assembly per il microprocessore 8086;

MODULO 2: *Fondamenti di Networking*

U.D.1: Fondamenti di Reti

Introduzione; Reti: definizione e concetti di base; Aspetti hardware delle reti; Reti Locali; Topologia delle reti locali; Reti geografiche; Reti wireless;

U.D. 2: Trasferimento dell'informazione

La trasmissione delle informazioni; Generalità sui protocolli, Tecniche di trasferimento dell'informazione; Multiplicazione (Multiplexing); Tecniche di accesso o protocolli di accesso; Classificazione delle tecniche di accesso multiplo; La commutazione

U.D. 3: L'architettura a strati ISO-OSI e TCP-IP

- Generalità, L'architettura a strati; il modello OSI; Il modello Internet TCP/IP;

Serramanna 08/06/2016

Il docente

Gli Studenti

Gianni Vacca